

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0004940
Application Number

출원년월일 : 2003년 01월 24일
Date of Application JAN 24, 2003

출원인 : 전자부품연구원
Applicant(s) KOREA ELECTRONICS TECHNOLOGY INSTITUTE



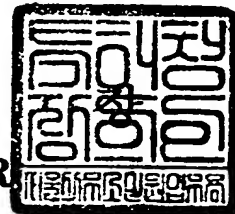
2003 년 07 월 23 일

특

허

청

COMMISSIONER



【서지사항】

| | |
|------------|--|
| 【서류명】 | 명세서 등 보정서 |
| 【수신처】 | 특허청장 |
| 【제출일자】 | 2003.07.10 |
| 【제출인】 | |
| 【명칭】 | 전자부품연구원 |
| 【출원인코드】 | 3-1999-019384-7 |
| 【사건과의 관계】 | 출원인 |
| 【대리인】 | |
| 【성명】 | 정종옥 |
| 【대리인코드】 | 9-2001-000008-4 |
| 【포괄위임등록번호】 | 2001-005277-8 |
| 【대리인】 | |
| 【성명】 | 조담 |
| 【대리인코드】 | 9-1998-000546-2 |
| 【포괄위임등록번호】 | 2001-003088-4 |
| 【사건의 표시】 | |
| 【출원번호】 | 10-2003-0004940 |
| 【출원일자】 | 2003.01.24 |
| 【심사청구일자】 | 2003.01.24 |
| 【발명의 명칭】 | 정진폭 이진직교 변조 및 복조장치 |
| 【제출원인】 | |
| 【접수번호】 | 1-1-2003-0027103-77 |
| 【접수일자】 | 2003.01.24 |
| 【보정할 서류】 | 명세서등 |
| 【보정할 사항】 | |
| 【보정대상항목】 | 별지와 같음 |
| 【보정방법】 | 별지와 같음 |
| 【보정내용】 | 별지와 같음 |
| 【취지】 | 특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에의하여 위와 같이 제출합니다. 대리인 정종옥 (인) 대리인 조담 (인) |

1020030004940

출력 일자: 2003/7/24

【수수료】

【보정료】 0 원

【추가심사청구료】 0 원

【기타 수수료】 0 원

【합계】 0 원

【보정대상항목】 식별번호 1

【보정방법】 정정

【보정내용】

도 1은 본 발명의 변조장치 및 복조장치가 적용되는 무선통신 시스템의 송수신부의 구성을 보인 블록도이고,

【보정대상항목】 식별번호 19

【보정방법】 정정

【보정내용】

상기 DS CDMA 방식은 정 진폭 특성을 가지므로 간단한 구성의 전력 증폭기를 사용할 수 있어 비교적 소비전력이 낮고, 베이커(Baker) 부호를 이용하여 대역 확산을 충실히 수행함으로써 간섭의 강인성을 확보할 수 있으나, 주파수 확산으로 인하여 데이터의 전송률이 낮고, 가변 전송률을 제공하고는 있으나, 그 가변 전송률의 변화의 폭이 좁아 실효성이 낮은 문제점이 있는 것으로서 주로 IS(Interim Standard) - 95 규격으로 사용되고 있다.

【보정대상항목】 식별번호 20

【보정방법】 정정

【보정내용】

상기 FH CDMA 방식을 기반으로 하는 통신 시스템들은 소비전력이 낮고, 간단한 전력 증폭기를 사용할 수 있어 생산원가를 절감할 수 있으며, 주파수 도약

을 통해 간섭의 강인성을 확보할 수 있으나, 대용량의 전송률을 제공하지 못하고, 가변 전송률의 제공 능력도 매우 제한적인 문제점이 있다.

【보정대상항목】 식별번호 23

【보정방법】 정정

【보정내용】

이와 같이 전송 데이터의 채널수의 증가에 따른 멀티 코드의 사용으로 인하여 변조신호의 레벨이 증가하고, 변조신호의 레벨의 증가에 따라 발생하는 제반 문제점을 해소시키기 위한 방식으로 상기한 PW CDMA 방식 및 MP CDMA 방식이 제안되었다.

【보정대상항목】 식별번호 24

【보정방법】 정정

【보정내용】

상기 PW CDMA 방식은 디지털 합산기의 출력 심벌 레벨을 제한하여 일정 값 이상은 제거하고, 남은 레벨의 값을 펄스 폭으로 변환한 후 전송하여 신호 파형이 항상 이진(binary) 형태를 갖도록 하는 방식으로서 변조신호가 이진 형태가 되는 장점이 있으나 제거한 변조신호의 레벨의 개수가 증가할 경우에 변조신호의 대역폭이 레벨의 개수에 비례하여 증가하게 되는 문제점이 있다.

【보정대상항목】 식별번호 25

【보정방법】 정정

【보정내용】

정 진폭의 신호를 얻는 다른 방식으로 상기 MP CDMA 방식이 제안된 것으로서 MP CDMA 방식에서는 상기한 MC CDMA 방식에 의하여 만들어진 여러 레벨의 값을 갖는 심벌을 레벨 제한기(level limiter)로 일정 레벨 이상의 값을 제거하고, 그 결과를 위상 값으로 변환하며, 변환한 위상 값의 변조신호는 전력 증폭기를 통해 증폭하여 전송된다. 즉, 상기 PW CDMA 방식은 상기 MC CDMA 방식의 출력 심벌을 일정 레벨로 제한하고, 남은 심벌을 펄스 폭으로 변환하는 방식이며, 상기 MP CDMA 방식에서는 레벨을 제한한 후 남은 심벌을 반송파 위상으로 변환하는 방식이다.

【보정대상항목】 식별번호 26

【보정방법】 정정

【보정내용】

상기 PW CDMA 방식은 파형이 단순하게 되는 장점이 있는 반면에, 제거하고 남은 레벨의 개수가 증가할 경우에 그 남은 레벨의 개수에 비례하여 변조된 신호의 대역폭이 증가하는 문제점이 있지만, 상기 MP CDMA 방식은 레벨의 수에 관계없이 대역폭이 일정하게 된다. 또한 상기 MP CDMA 방식은 일정 크기 이상의 신호 레벨을 잘라내어 신호 레벨 크기의 증가가 방지되므로 시스템이 단순해지는 장점이 있다.

【보정대상항목】 식별번호 27

【보정방법】 정정

【보정내용】

그러나 MP CDMA 방식은 전송하는 하나의 데이터 채널에 하나의 직교코드가 할당되어 전송하는 정보채널의 개수와 동일한 개수의 직교코드를 사용해야 되므로 데이터 채널의 개수가 증가함에 따라 사용되는 직교코드의 개수가 증가하게 되어 멀티 레벨 신호의 레벨을 제한하는 과정에서 직교코드의 직교성이 손상되고, 전송되는 신호들의 상호간 간섭이 취약하게 되는 문제점이 있다.

【보정대상항목】 식별번호 45

【보정방법】 정정

【보정내용】

상기 기저대역부(110)의 유사잡음 스크램블러(105)(105a)에서 각기 출력되는 데이터들은 고주파부(120)의 곱셈기(121)(121a)에서 소정 주파수의 반송파 신호 즉, $\cos(2\pi fct)$ 및 $\sin(2\pi fct)$ (여기서, fc 는 반송파 신호의 주파수임)가 각기 곱셈되어 반송파 신호로 변조되고, 여파기(123)(123a)에서 각기 필터링된 후 합산기(125)에서 합산되어 최종적으로 BPSK(Binary Phase Shift Keying) 데이터 또는 QPSK(Quadrature Phase Shift Keying) 데이터가 형성되며, 그 BPSK 데이터 또는 QPSK 데이터는 전력 증폭기(127)를 통해 전력 증폭되고, 안테나(ANT)를 통해 송신된다.

【보정대상항목】 식별번호 49

【보정방법】 정정

【보정내용】

이러한 통신 시스템의 송수신부에 있어서, BPSK를 이용할 경우에 송신부(100)는, 병렬 구성된 이진직교 변조장치(103), 유사잡음 스크램블러(105), 곱셈기(121) 및 여파기(123)와, 이진직교 변조장치(103a), 유사잡음 스크램블러(105a), 곱셈기(121a) 및 여파기(123a)들 중에서 어느 하나만을 사용하고, 수신부(150)도, 병렬 구성된 곱셈기(153), 유사잡음 디스크램블러(154) 및 정 진폭 이진직교 복조장치(155)와, 곱셈기(153a), 유사잡음 디스크램블러(154a) 및 정 진폭 이진직교 복조장치(155a)들 중에서 어느 하나만을 사용하며, QPSK를 이용할 경우에는 상기 두 가지를 모두 사용한다. 그리고 상기 고주파부(120)가 전송하는 데이터의 데이터 율은 본 발명에 따른 정 진폭 이진직교 변조장치(103)(103a)에 의하여 BPSK를 이용할 경우에 K/16, 3K/16, 9K/16 Mbps의 가변 데이터 율을 제공하고, QPSK를 이용할 경우에는 2K/16, 6K/16, 18K/16 Mbps의 가변 데이터 율을 제공하며, 이를 본 발명의 이진직교 복조장치(155)(155a)로 복조하여 원래의 데이터로 변환한다.

【보정대상항목】 식별번호 50

【보정방법】 정정

【보정내용】

이는 최대 스펙트럼 효율이 9/8임을 의미한다. 즉 스펙트럼이 효율적이며, 대량의 데이터를 전송할 수 있다. 또한 전송채널의 환경에 따라 다양한 전송률을 제공할 수 있으며, 전송률에 따라 신뢰성 있는 정 진폭 이진직교 변조 및 복조를 수행함으로써 간섭에 강인성을 유지할 수 있다.

【보정대상항목】 식별번호 51

【보정방법】 정정

【보정내용】

또한 다양한 전송률에 대하여 모두 동일한 구조의 수신기를 사용할 수 있고, 사용되는 전력 증폭기(127) 및 증폭기(151)의 선형 동작영역은 본 발명의 정 진폭 이진직교 변조장치(104)(104a) 및 정진폭 이진직교 복조장치(155)(155a)의 정 진폭 특성에 의해서 그 선형 요구 조건이 매우 완화되고, 이로 인하여 전력 증폭기(127) 및 증폭기(151)의 제조비용과 소비전력을 최소화 할 수 있게 된다.

【보정대상항목】 식별번호 52

【보정방법】 정정

【보정내용】

도 2는 도 1의 정 진폭 이진직교 변조장치(103)(103a)의 상세 구성을 보인 블록도이다. 이에 도시된 바와 같이 상기 도 1의 신호 분리기(101)에서 분리된

동 위상 성분 또는 직교위상 성분의 직렬 데이터를 데이터 윌 제어신호에 따라 하나의 군내의 하나의 데이터 비트(b_1), 하나의 군내의 복수의 데이터 비트($b_0 \sim b_2$) 또는 복수 군 각각의 복수의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)로 변환하는 직렬/병렬 변환기(200)와, 상기 직렬/병렬 변환기(200)에서 변환한 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)들을 각기 조합하여 각 군에 해당되는 복수의 패리티 비트(r_0), (r_1), (r_2)를 발생하는 정 진폭 부호기(210)와, 복수 비트의 값이 각기 상이한 복수 군의 직교코드($c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$), ($c_{12} \sim c_{15}$)를 발생하는 직교코드 발생기(220)와, 상기 직렬/병렬 변환기(200)에서 변환한 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$) 및 복수의 패리티 비트($r_0 \sim r_2$)에 따라 각기 상기 직교코드 발생기(220)의 복수 군의 직교코드($c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$), ($c_{12} \sim c_{15}$)들 중에서 각기 하나의 직교코드를 선택하고 부호를 조절하는 복수의 이진직교 변조부(230, 240, 250, 260)와, 상기 복수의 이진직교 변조부(230, 240, 250, 260)가 출력하는 직교코드들을 병렬로 합산하여 정 진폭의 이진직교 변조 데이터를 발생하는 병렬 합산기(270)로 구성된다.

【보정대상항목】 식별번호 53

【보정방법】 정정

【보정내용】

상기 복수의 이진직교 변조부(230, 240, 250, 260)들 각각은, 상기 데이터 비트(b_1 , b_2), (b_4 , b_5), (b_7 , b_8) 및 패리티 비트(r_1 , r_2)에 따라 상기 복수 군의 직교코드(c

$c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$), ($c_{12} \sim c_{15}$)들 중에서 하나를 선택하는 직교 변조기 (231, 241, 251, 261)와, 상기 직교 변조기(231, 241, 251, 261)의 출력신호에 상기 데이터 비트(b_0), (b_3), (b_6) 및 패리티 비트(r_0)를 각기 곱하여 부호를 조절하고 상기 병렬 합산기(270)로 출력하는 곱셈기(233, 243, 253, 263)로 구성된다.

【보정대상항목】 식별번호 60

【보정방법】 정정

【보정내용】

여기서, X는 Don't care이다.

2. 3K/16Mbps 및 6K/16Mbps의 데이터 율을 제공하는 경우

【보정대상항목】 식별번호 62

【보정방법】 정정

【보정내용】

상기 직렬/병렬 변환기(200)에서 출력된 데이터 비트(b_1 , b_2)는 이진직교 변조부(230)의 직교 변조기(231)로 입력되어 직교코드($c_0 \sim c_3$)들 중에서 하나를 선택하고, 그 선택한 직교코드(c_0), (c_1), (c_2) 또는 (c_3)는 곱셈기(233)에 입력되어 데이터 비트(b_0)와 곱셈 및 부호가 조절된 후 병렬 합산기(270)를 통해 정진폭의 이진직교 데이터로 출력된다.

【보정대상항목】 식별번호 67

【보정방법】 정정

【보정내용】

상기 직렬/병렬 변환기(200)에서 출력되는 데이터 비트($b_0 \sim b_8$)들은 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)로 구분되고, 구분된 각 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)들은 이진직교 변조부(230), (240), (250)의 직교 변조기(231), (241), (251)로 각기 입력된다. 상기 직교 변조기(231), (241), (251)는 입력되는 데이터 비트(b_1, b_2), (b_4, b_5), (b_7, b_8)에 따라 복수 군의 직교코드($c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$)들에서 하나의 직교코드를 각기 선택하고, 직교 변조기(231), (241), (251)가 각기 선택한 직교코드들은 곱셈기(231), (241), (251)에서 각기 데이터 비트(b_0), (b_3), (b_6)가 곱셈되어 부호가 조절 즉, 이진 직교코드로 변환된 후 병렬 합산기(270)에서 합산된다.

【보정대상항목】 식별번호 76

【보정방법】 정정

【보정내용】

도 3은 도 1의 정 진폭 이진직교 복조장치(155)(155a)의 구성을 보인 블록도이다. 이에 도시된 바와 같이 수신되는 정 진폭의 이진직교 변조 데이터를 복조하고 패리티 비트를 제거한 후 직렬 데이터를 생성하는 이진직교 복조부(300)와, 상기 이진직교 복조부(300)가 복조한 데이터를 복수의 군으로 구분하여 에러 발생을 검출하고 에러가 발생되지 않았을 경우에 상기 이진직교 복조부(300)의

직렬 데이터가 복조 데이터로 출력되게 하는 에러 검출부(310)와, 상기 에러 검출부(310)가 에러를 검출할 경우에 에러가 발생한 군의 데이터의 비트 부호를 순차적으로 변환하면서 에러가 발생하지 않은 군의 데이터와 함께 직렬 데이터로 변환하는 에러비트 부호 변환부(320)와, 상기 에러비트 부호 변환부(320)의 출력 데이터를 정 진폭 이진직교 변조하는 정 진폭 이진직교 변조장치(330)와, 상기 수신되는 이진직교 변조 데이터와 상기 정 진폭 이진직교 변조장치(330)의 정 진폭 이진직교 변조 데이터를 각 비트별로 디스턴스(distance)를 비교하는 디스턴스 비교기(340)와, 상기 에러비트 부호변환부(320)에서 출력되는 복수의 직렬 데이터를 저장하고 상기 디스턴스 비교기(340)의 제어신호에 따라 해당되는 직렬 데이터를 복조 데이터로 선택 출력하는 버퍼(350)로 구성된다.

【보정대상항목】 식별번호 77

【보정방법】 정정

【보정내용】

상기 이진직교 복조부(300)는, 수신되는 이진직교 변조 데이터를 복조하는 이진직교 복조기(301)와, 상기 이진직교 복조기(301)의 출력 데이터(b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)에서 패리티 비트(r_0, r_1, r_2)를 제거하는 패리티 비트 제거기(302)와, 상기 에러 검출부(310)의 출력신호에 따라 상기 패리티 비트(r_0, r_1, r_2)가 제거된 데이터(b_0, b_3, b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)를 스위칭하는 복수의 스위치(303, 304, 305)와, 상기 에러 검출부(310)가 에러를 검출하지 않을 경우에 상기 복수의 스위치(303~305)를 통해 데이터(b_0, b_3, b

$(b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)$ 를 입력받아 직렬 복조 데이터로 변환하는 병렬/직렬 변환기(306)로 구성된다.

【보정대상항목】 식별번호 78

【보정방법】 정정

【보정내용】

상기 에러 검출부(310)는, 상기 이진직교 복조기(301)의 출력 데이터($b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)$)를 각기 입력받아 패리티를 검사 및 에러 발생을 판단하고 판단한 에러 발생여부에 따라 상기 복수의 스위치(303~305)를 각기 제어하는 제 1 내지 제 3 패리티 검사기(311~313)와, 상기 제 1 내지 제 3 패리티 검사기(311~313)의 출력신호를 논리합하여 에러 판단신호를 발생하는 오아 게이트(314)로 구성된다.

【보정대상항목】 식별번호 85

【보정방법】 정정

【보정내용】

여기서, 제 1 패리티 검사기(311)가 에러 발생을 검출하여 고전위를 출력하고, 제 2 및 제 3 패리티 검사기(312, 313)는 에러 발생을 검출하지 못하여 저전위를 출력한다고 가정하면, 제 1 패리티 검사기(311)의 고전위에 의해 상기 스위치(303)의 가동단자가 고정단자(SA_1)에 접속되므로 상기 패리티 비트 제거기(302)에서 출력되는 복조 데이터(b_0, b_3, b_6)가 제 1 비트부호 변환기(321)로 입력되어 복조 데이터(b_0, b_3, b_6)가 각 비트별로 부호가 순차적으로 반전된 후 오

아 게이트(324)를 통해 병렬/직렬 변환기(327)로 입력된다. 예를 들면, 복조 데이터(b_0), (b_3), (b_6)의 부호가 각기 하나씩 반전되고, 다음에는 복조 데이터(b_0), (b_3), (b_6)의 부호가 각기 두 개씩 반전되며, 마지막으로 복조 데이터(b_0), (b_3), (b_6)의 부호가 모두 반전되면서 순차적으로 출력되어 병렬/직렬 변환기(327)로 입력된다.

【보정대상항목】 청구항 1

【보정방법】 정정

【보정내용】

입력되는 직렬 데이터를 데이터 윌 제어신호에 따라 각기 복수의 데이터 비트를 가지는 복수 군의 신호, 상기 복수 군들 중에서 선택된 하나의 군 내에 복수의 데이터 비트를 가지는 신호 또는 상기 선택된 하나의 군 내에 하나의 데이터 비트를 가지는 신호로 변환하는 직렬/병렬 변환기;

상기 직렬/병렬 변환기가 상기 직렬 데이터를, 각기 복수의 데이터 비트를 가지는 복수 군의 신호로 변환할 경우에 변환한 각 군의 데이터 비트를 각기 조합하여 각각의 군의 패리티 비트를 발생하는 정 진폭 부호기;

서로 상이한 복수 군의 복수의 직교코드를 발생하는 직교코드 발생기;

상기 복수 군의 데이터 비트들과, 각 군 데이터 비트들에 따라 발생한 복수의 패리티 비트에 따라 상기 복수 군의 직교코드들 중에서 각기 하나의 직교코드를 선택하고 부호를 조절하여 이진직교 변조하는 복수의 이진직교 변조부; 및

상기 복수의 이진직교 변조부의 출력신호를 병렬로 합산하는 병렬 합산기로 구성된 정 진폭 이진직교 변조장치.

【보정대상항목】 청구항 9

【보정방법】 정정

【보정내용】

제 5 항에 있어서, 상기 정 진폭 이진직교 변조장치는;

상기 에러비트 부호 변환부의 출력 데이터를 데이터 윌 제어신호에 따라 각기 복수의 데이터 비트를 가지는 복수 군의 신호, 상기 복수 군들 중에서 선택된 하나의 군 내에 복수의 데이터 비트를 가지는 신호 또는 상기 선택된 하나의 군 내에 하나의 데이터 비트를 가지는 신호로 변환하는 직렬/병렬 변환기;

상기 직렬/병렬 변환기가 상기 직렬 데이터를, 각기 복수의 데이터 비트를 가지는 복수 군의 신호로 변환할 경우에 변환한 각 군의 데이터 비트를 각기 조합하여 각각의 군의 패리티 비트를 발생하는 정 진폭 부호기;

서로 상이한 복수 군의 복수의 직교코드를 발생하는 직교코드 발생기;

상기 복수 군의 데이터 비트들과, 각 군 데이터 비트들에 따라 발생한 복수의 패리티 비트에 따라 상기 복수 군의 직교코드들 중에서 각기 하나의 직교코드를 선택하고 부호를 조절하여 이진직교 변조하는 복수의 이진직교 변조부; 및

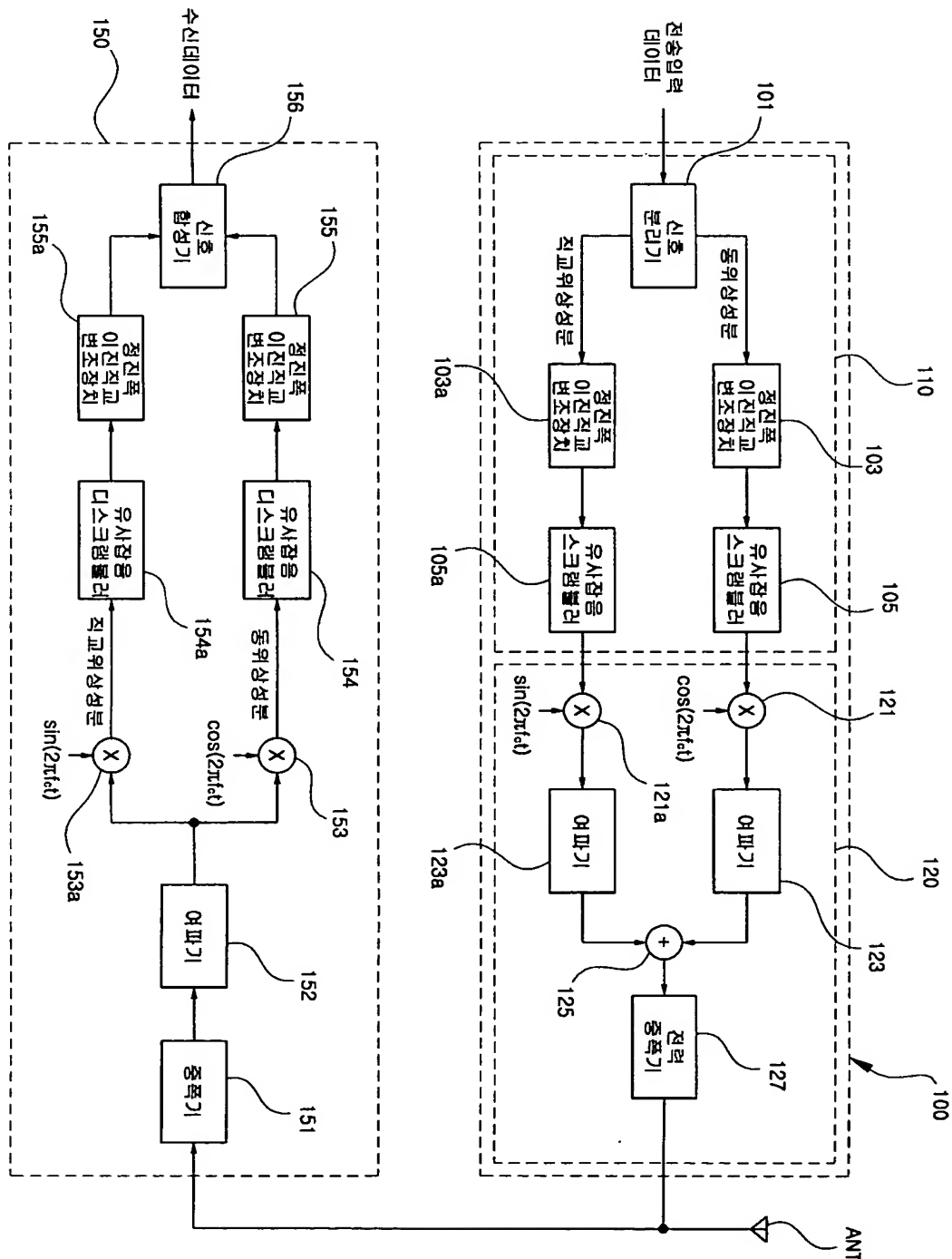
상기 복수의 이진직교 변조부의 출력신호를 병렬로 합산하는 병렬 합산기로 구성됨을 특징으로 하는 정 진폭 이진직교 변조장치.

【보정대상항목】 도 1

【보정방법】 정정

【보정내용】

【도 1】



1020030004940

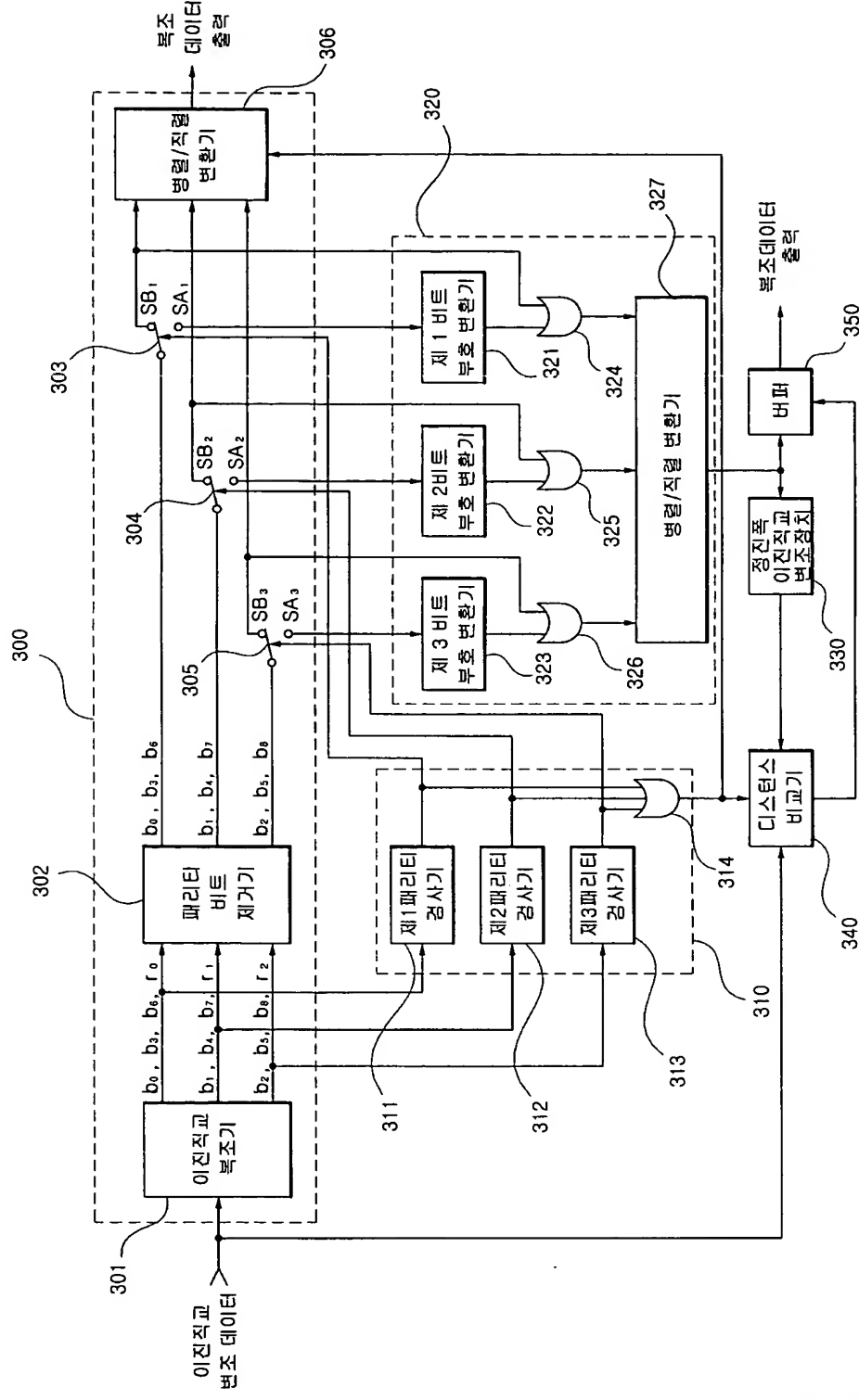
출력 일자: 2003/7/24

【보정대상항목】 도 3

【보정방법】 정정

【보정내용】

【도 3】



| | |
|-------------------|-------------------|
| | 【서지사항】 |
| 【서류명】 | 서지사항 보정서 |
| 【수신처】 | 특허청장 |
| 【제출일자】 | 2003.03.17 |
| 【제출인】 | |
| 【명칭】 | 전자부품연구원 |
| 【출원인코드】 | 3-1999-019384-7 |
| 【사건과의 관계】 | 출원인 |
| 【대리인】 | |
| 【성명】 | 정종옥 |
| 【대리인코드】 | 9-2001-000008-4 |
| 【포괄위임등록번호】 | 2001-005277-8 |
| 【대리인】 | |
| 【성명】 | 조담 |
| 【대리인코드】 | 9-1998-000546-2 |
| 【포괄위임등록번호】 | 2001-003088-4 |
| 【사건의 표시】 | |
| 【출원번호】 | 10-2003-0004940 |
| 【출원일자】 | 2003.01.24 |
| 【심사청구일자】 | 2003.01.24 |
| 【발명의 명칭】 | 정진폭이진직교 변조 및 복조장치 |
| 【제출원인】 | |
| 【접수번호】 | 1-1-03-0027103-77 |
| 【접수일자】 | 2003.01.24 |
| 【보정할 서류】 | 특허출원서 |
| 【보정할 사항】 | |
| 【보정대상항목】 | 발명자 |
| 【보정방법】 | 정정 |
| 【보정내용】 | |
| 【발명자】 | |
| 【성명의 국문표기】 | 강성진 |
| 【성명의 영문표기】 | KANG,SUNG JIN |
| 【주민등록번호】 | 691219-1566623 |

| | |
|------------|--------------------------------------|
| 【우편번호】 | 463-020 |
| 【주소】 | 경기도 성남시 분당구 수내동 24 양지마을 510동 401호 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 조진웅 |
| 【성명의 영문표기】 | CHO, JIN WOONG |
| 【주민등록번호】 | 640920-1030324 |
| 【우편번호】 | 449-910 |
| 【주소】 | 경기도 용인시 구성읍 연원마을 벽산아파트 124동 801호 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 박철휘 |
| 【성명의 영문표기】 | PARK, CHEOL HEE |
| 【주민등록번호】 | 710401-1624411 |
| 【우편번호】 | 122-090 |
| 【주소】 | 서울특별시 은평구 수색동 17-9 수정아파트 가동 401호 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 주민철 |
| 【성명의 영문표기】 | JU, MIN CHUL |
| 【주민등록번호】 | 740104-1820711 |
| 【우편번호】 | 461-180 |
| 【주소】 | 경기도 성남시 수정구 수진동 3922번지 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 홍대기 |
| 【성명의 영문표기】 | HONG, DAE KI |
| 【주민등록번호】 | 730110-1009611 |
| 【우편번호】 | 130-101 |
| 【주소】 | 서울특별시 동대문구 장안1동 432-8 |
| 【국적】 | KR |

【발명자】**【성명의 국문표기】**

서경학

【성명의 영문표기】

SEO, KYEUNG HAK

【주민등록번호】

560101-1047133

【우편번호】

135-280

【주소】

서울특별시 강남구 대치동 610번지 청실아파트 16동 101호

【국적】

KR

【발명자】**【성명의 국문표기】**

김명진

【성명의 영문표기】

KIM, MYOUNG JIN

【주민등록번호】

581020-1051139

【우편번호】

135-110

【주소】

서울특별시 강남구 압구정동 437번지 현대아파트 202동 203 호

【국적】

KR

【취지】

특허법시행규칙 제13조·실용신안법시행규칙 제8조의 규정에의하여 위와 같 이 제출합니다. 대리인
정종욱 (인) 대리인
조담 (인)

【수수료】**【보정료】**

0 원

【기타 수수료】

원

【합계】

0 원

【첨부서류】

1. 보정내용을 증명하는 서류[주민등록초본]_1통

【서지사항】

| | |
|------------|--|
| 【서류명】 | 특허출원서 |
| 【권리구분】 | 특허 |
| 【수신처】 | 특허청장 |
| 【제출일자】 | 2003.01.24 |
| 【발명의 명칭】 | 정 진폭 이진직교 변조 및 복조장치 |
| 【발명의 영문명칭】 | Constant amplitude coded bi-orthogonal coding and decoding apparatus |
| 【출원인】 | |
| 【명칭】 | 전자부품연구원 |
| 【출원인코드】 | 3-1999-019384-7 |
| 【대리인】 | |
| 【성명】 | 정종옥 |
| 【대리인코드】 | 9-2001-000008-4 |
| 【포괄위임등록번호】 | 2001-005277-8 |
| 【대리인】 | |
| 【성명】 | 조담 |
| 【대리인코드】 | 9-1998-000546-2 |
| 【포괄위임등록번호】 | 2001-003088-4 |
| 【발명자】 | |
| 【성명의 국문표기】 | 김성진 |
| 【성명의 영문표기】 | KIM,SUNG JIN |
| 【주민등록번호】 | 691219-1566623 |
| 【우편번호】 | 463-020 |
| 【주소】 | 경기도 성남시 분당구 수내동 24 양지마을 510동 401호 |
| 【국적】 | KR |
| 【발명자】 | |
| 【성명의 국문표기】 | 조진웅 |
| 【성명의 영문표기】 | CHO,JIN WOONG |
| 【주민등록번호】 | 640920-1030324 |
| 【우편번호】 | 449-910 |
| 【주소】 | 경기도 용인시 구성읍 연원마을 벽산아파트 124동 801호 |
| 【국적】 | KR |

【발명자】

【성명의 국문표기】 박철희
 【성명의 영문표기】 PARK,CHEOL HEE
 【주민등록번호】 710401-1624411
 【우편번호】 122-090
 【주소】 서울특별시 은평구 수색동 17-9 수정아파트 가동 401호
 【국적】 KR

【발명자】

【성명의 국문표기】 주민철
 【성명의 영문표기】 JU,MIN CHUL
 【주민등록번호】 740104-1820711
 【우편번호】 461-180
 【주소】 경기도 성남시 수정구 수진동 3922번지
 【국적】 KR

【발명자】

【성명의 국문표기】 홍대기
 【성명의 영문표기】 HONG,DAE KI
 【주민등록번호】 730110-1009611
 【우편번호】 130-101
 【주소】 서울특별시 동대문구 장안1동 432-8
 【국적】 KR

【발명자】

【성명의 국문표기】 서경학
 【성명의 영문표기】 SEO,KYEUNG HAK
 【주민등록번호】 560101-1047133
 【우편번호】 135-280
 【주소】 서울특별시 강남구 대치동 610번지 청실아파트 16동 101호
 【국적】 KR

【발명자】

【성명의 국문표기】 김명진
 【성명의 영문표기】 KIM,MYOUNG JIN
 【주민등록번호】 581020-1051139
 【우편번호】 135-110

【주소】 서울특별시 강남구 압구정동 437번지 현대아파트 202동 203호
【국적】 KR
【심사청구】 청구
【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 정종욱 (인) 대리인 조담 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 12 면 12,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 12 항 493,000 원
【합계】 534,000 원
【감면사유】 공공연구기관
【감면후 수수료】 267,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통 2. 공공연구기관임을 증명하는 서류_1통

【요약서】

【요약】

시스템의 소비전력이 낮고, 저렴하게 전력 증폭기를 제조할 수 있으며, 간섭의 강인성을 확보하며, 대용량의 전송률과 가변 전송률로 데이터를 전송할 수 있으며, 변조시 패리티 비트를 이용하여 오류를 정정한다.

정 진폭 이진직교 변조장치는, 직렬 데이터를 복수 군의 데이터 비트로 변환하고, 복수 군의 데이터 비트를 각기 조합하여 각각의 군의 패리티 비트를 발생하며, 복수 군의 데이터 비트와 각 군의 패리티 비트에 따라 복수 군의 직교코드들 중에서 각기 하나의 직교코드를 선택하고 부호를 조절하여 이진직교 변조한 후 병렬로 합산하여 정 진폭 이진직교 변조된 데이터를 발생하며, 정 진폭 이진직교 복조장치는 수신되는 정 진폭 이진직교 변조 데이터를 복조하고 패리티 비트를 제거한 후 직렬 데이터를 생성하고, 복조한 데이터를 복수의 군으로 구분하여 에러 발생을 검출하고 에러가 발생되지 않았을 경우에 상기 직렬 데이터가 복조 데이터로 출력하며, 에러를 검출될 경우에 에러가 발생한 군의 데이터의 비트 부호를 순차적으로 변환하면서 변조 및 수신되는 이진직교 변조 데이터와 디스토크스를 비교하여 비교 결과에 따라 해당 비트 부호를 변경한 데이터를 복조 데이터로 선택한다.

【대표도】

도 2

【색인어】

코드분할다중접속, 직교코드, 이진직교변조, 정 진폭, 변조장치, 부호비트

【명세서】

【발명의 명칭】

정 진폭 이진직교 변조 및 복조장치{Constant amplitude coded bi-orthogonal coding and decoding apparatus}

【도면의 간단한 설명】

도 1은 본 발명의 변조장치가 적용되는 무선통신 시스템의 송수신부의 구성을 보인 블록도이고,

도 2는 도 1의 정 진폭 이진직교 변조장치의 상세 구성을 보인 블록도이며,

도 3은 도 1의 정 진폭 이진직교 복조장치의 상세 구성을 보인 블록도이다.

* 도면의 주요 부분에 대한 부호의 설명 *

| | |
|-------------------------------|-------------------------------|
| 200 : 직렬/병렬 변환기 | 210 : 정 진폭 부호기 |
| 220 : 직교코드 발생기 | 230, 240, 250, 260 : 이진직교 변조부 |
| 231, 241, 251, 261 : 직교 변조기 | 233, 243, 253, 263 : 곱셈기 |
| 270 : 병렬 합산기 | 300 : 이진직교 복조부 |
| 301 : 이진직교 복조기 | 302 : 패리티 비트 제거기 |
| 303~305 : 스위치 | 306, 327 : 병렬/직렬 변환기 |
| 310 : 에러 검출부 | |
| 311~313 : 제 1 내지 제 3 패리티 검사기 | |
| 315, 324~325 : 오아 게이트 | 320 : 에러비트 부호 변환부 |
| 321~323 : 제 1 내지 제 3 비트부호 변환기 | |

330 : 이진직교 변조장치

340 : 디스턴스 비교기

350 : 버퍼

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <17> 본 발명은 코드분할 다중접속을 이용하는 무선통신 시스템에 있어서, 전송할 소정의 데이터를 정 진폭의 이진 직교코드의 데이터로 변조하고 그 변조한 정 진폭의 이진 직교코드의 데이터를 원래의 데이터로 복조하고 에러를 정정하는 정 진폭 이진직교 변조 및 복조장치에 관한 것이다.
- <18> 통신 시스템에서 전송할 소정의 데이터를 변조하는 방식으로는 직접부호(DS : Direct Sequence) CDMA(Code Division Multiple Access) 방식, 주파수도약(FH : Frequency Hopping) CDMA 방식, 상보부호 천이(CCK : Complementary Code Keying) 방식, 다중부호 대역확산(MC : Multi-Code) CDMA 방식, 펄스 폭(PW : Pulse Width) CDMA 방식 및 다 위상(MP : Multi Phase) CDMA 방식 등이 알려져 있다.
- <19> 상기 DS CDMA 방식은 정 진폭 특성을 가지므로 간단한 구성의 전력 증폭기를 사용할 수 있어 비교적 소비전력이 낮고, 베이커(Baker) 부호를 이용하여 대역 확산을 충실히 수행함으로써 간섭에 강인성을 확보할 수 있으나, 주파수 확산으로 인하여 데이터의 전송률이 낮고, 가변 전송률을 제공하고는 있으나, 그 변화의 폭이 적으므로 실효성이 작은 문제점이 있는 것으로서 주로 IS(Interim Standard) - 95 규격으로 사용되고 있다.

- <20> 상기 FH CDMA 방식을 기반으로 하는 통신 시스템들은 소비전력이 낮고, 간단한 전력 증폭기를 사용할 수 있어 생산원가를 절감할 수 있으며, 주파수 도약을 통한 간섭에 강인성을 확보할 수 있으나, 대용량의 전송률을 제공하지 못하고, 가변 전송률의 제공 능력도 매우 제한적인 문제점이 있다.
- <21> 상기 CCK 방식은 현재 IEEE 802.11b WLAN(Wireless Local Area Network)에 사용되고 있는 것으로서 정 진폭 신호를 사용하여 소비전력이 낮고, 간단한 전력 증폭기를 사용할 수 있어 생산원가를 절감할 수 있으며, 대용량 전송률을 제공할 수 있는 장점이 있으나, 실질적인 간섭의 강인성을 확보할 수 없고, 가변 전송률의 제공능력이 없는 문제점이 있다. 또한 상기 CCK 방식은 복소 직교변조의 일종으로 볼 수 있는 것으로 다중 경로 페이딩(fading)에 강한 특성을 갖도록 하기 위하여 사용되는 부호 직교성에 손실이 발생되어 다중 경로 페이딩의 지연 확산이 그다지 크지 않은 환경에서는 오히려 성능이 감소되는 문제점이 있다.
- <22> 상기 MC CDMA 방식은 복수의 직교 부호를 단일 사용자에게 할당하는 방식으로 제3세대 CDMA 이동통신 시스템의 표준으로 정해져 있고, 이는 3GPP(Third Generation Partnership Project)나 3GPP2(Third Generation Partnership Project 2)의 표준안으로 기술되어 있다. 이 MC CDMA 방식은 일반적으로 단일 사용자에게 높은 전송률을 제공하기 위하여 개발된 것으로서 높은 전송률이 요구되는 통신시스템에서 계속 사용될 가능성이 높다. 그러나 MC CDMA 방식을 사용하는 통신시스템은 MC CDMA의 신호를 시간 축에서 살펴볼 경우에 마치 통과대역 PAM(Pulse Amplitude Modulation) 신호처럼 구성되고, 이는 전송신호의 진폭이 매우 다양하여 송수신기에서 사용되는 전력 증폭기의 넓은 선형 동작 영역이 요구되는 것으로 전력 증폭기의 제조가 어려움은 물론 생산원가를 상승시키게 된

다. 만일 기저대역의 신호처리에서 적절한 부호화 과정을 거쳐 정 진폭 특성을 얻을 수 있도록 할 경우에 통과대역 신호에서도 정 진폭을 얻게 되어 전력 증폭기의 생산원가를 매우 절감할 수 있고, 또한 소비전력의 면에서도 이득을 가져올 수 있다.

<23> 이와 같이 전송 데이터의 채널수의 증가에 따라 멀티 코드의 사용으로 인해 변조신호의 레벨이 증가하여 발생하는 제반 문제점을 해소시키는 방식으로 상기한 PW CDMA 방식 및 MP CDMA 방식이 제안되었다.

<24> 상기 PW CDMA는 디지털 합산기의 출력 심벌 레벨을 제한하여 일정 값 이상은 제거하고, 남은 레벨의 값을 펄스 폭으로 변환한 후 전송하여 신호 파형이 항상 이진(binary) 형태를 갖도록 하는 방식으로 변조신호가 이진 형태가 되는 장점이 있으나 제거한 변조신호의 레벨 수가 2보다 크게 되는 경우에 변조신호의 대역폭이 레벨 수에 비례하여 증가하는 문제점이 있다.

<25> 정 진폭의 신호를 얻는 다른 방식으로 상기 MP CDMA 기술이 제안된 것으로서 MP CDMA 기술에서는 상기한 MC CDMA 기술에 의하여 만들어진 여러 레벨의 값을 갖는 심벌을 레벨 제한기(level limiter)로 일정 레벨 이상의 값을 제거하고, 그 결과를 위상 값으로 변환하며, 변환한 위상 값의 변조신호는 전력 증폭기를 통해 증폭하여 전송된다. 즉, 상기 PW CDMA 기술은 상기 MC CDMA 기술의 출력 심벌을 일정 레벨로 제한하고, 남은 심벌을 펄스 폭으로 변환하는 방식이며, 상기 MP CDMA 기술에서는 레벨을 제한한 후 남은 심벌을 반송파 위상으로 변환하는 방식이다.

<26> 상기 PW CDMA 방식은 파형이 단순하게 되는 장점이 있는 반면에, 제거하고 남은 레벨의 수가 2이상일 경우에 그에 비례하여 변조된 신호의 대역폭이 증가하는 문제점이 있지만, 상기 MP CDMA 방식은 레벨의 수에 관계없이 대역폭이 일정하게 된다. 또한 상기

MP CDMA 방식은 신호레벨을 일정 크기 이상을 잘라내어 신호 레벨 크기의 증가를 방지하므로 시스템이 단순해지는 장점이 있다.

<27> 그러나 MP CDMA 방식은 전송하는 하나의 데이터 채널에 하나의 직교코드가 할당되어 전송하는 정보채널의 수와 동일한 수의 직교코드를 사용해야 되므로 데이터 채널의 수가 증가함에 따라 사용되는 직교코드의 수가 증가하게 되어 멀티 레벨 신호의 레벨을 제한하는 과정에서 직교코드의 직교성이 손상되어 전송되는 신호간의 상호간섭이 취약하게 되는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<28> 그러므로 본 발명의 목적은 코드분할 다중접속을 이용하는 통신 시스템에 있어서, 시스템의 소비전력이 낮고, 저렴하게 전력 증폭기를 제조할 수 있으며, 간섭의 강인성을 확보하며, 대용량의 전송률과 가변 전송률로 소정의 데이터를 전송할 수 있도록 데이터를 정 진폭 이진직교 변조하는 정 진폭 이진직교 변조장치를 제공하는데 있다.

<29> 본 발명의 다른 목적은 전송할 데이터를 정 진폭 이진직교 변조하기 위하여 부가한 부가 데이터들을 패리티 비트로 이용하여 정 진폭 이진직교 변조된 데이터의 오류를 정정하고, 시스템의 데이터 비트의 오류 성능을 개선할 수 있는 정 진폭 이진직교 복조장치를 제공하는데 있다.

<30> 이러한 목적을 가지는 본 발명의 정 진폭 이진직교 변조장치는, 직렬/병렬 변환기가 입력되는 직렬 데이터를 데이터 윌 제어신호에 따라 하나의 데이터 비트, 하나의 군의 데이터 비트 또는 복수 군의 데이터 비트로 변환하고, 상기 직렬/병렬 변환기가 변환한 복수 군의 데이터 비트를 정 진폭 부호기가 각기 조합하여 각각의 군의 패리티 비트

를 발생하며, 직교코드 발생기가 서로 상이한 복수 군의 직교코드를 발생하고, 상기 복수 군의 데이터 비트와 각 군의 패리티 비트에 따라 복수의 이진직교 변조부가 각기 상기 복수 군의 직교코드들 중에서 각기 하나의 직교코드를 선택하고 부호를 조절하여 이진직교 변조하며, 상기 복수의 이진직교 변조부의 출력신호를 병렬 합산기가 병렬로 합산하여 정 진폭의 이진직교 변조 데이터를 생성하는 것을 특징으로 한다.

<31> 상기 복수의 이진직교 변조부들 각각은, 멀티플렉서로 이루어지는 것으로 직교 변조기가 상기 각 군의 데이터 비트들과 복수의 패리티 비트들 중에서 하나의 비트를 부호 비트로 하고 나머지 비트들로 상기 복수 군의 직교코드들 중에서 각기 하나를 선택하고, 상기 직교 변조기의 출력신호에 상기 하나의 부호 비트를 곱셈기가 각기 곱하여 부호를 조절하고 병렬 합산기로 출력하는 것을 특징으로 한다.

<32> 그리고 본 발명의 정 진폭 이진직교 복조장치는, 이진직교 복조부가 수신되는 정 진폭의 이진직교 변조 데이터를 복조하고 패리티 비트를 제거한 후 직렬 데이터를 생성하고, 상기 이진직교 복조부가 복조한 데이터를 에러 검출부가 복수의 군으로 구분하여 에러 발생을 검출하고 에러가 발생되지 않았을 경우에 상기 이진직교 복조부의 직렬 데이터가 복조 데이터로 출력되게 하며, 상기 에러 검출부가 에러를 검출할 경우에 에러비트 부호 변환부가 상기 에러가 발생한 군의 데이터의 비트 부호를 순차적으로 변환하면서 에러가 발생하지 않은 군의 데이터와 함께 직렬 데이터로 변환하며, 상기 에러비트 부호 변환부의 출력 데이터를 정 진폭 이진직교 변조장치가 정 진폭 이진직교 변조하며, 상기 수신되는 이진직교 변조 데이터와 상기 정 진폭 이진직교 변조장치의 정 진폭 이진직교 변조 데이터를 디스턴스 비교기가 각 비트별로 디스턴스를 비교하며, 상기 에러비트 부호변환부에서 출력되는 복수의 직렬 데이터를 버퍼가 저장하고 상기 디스턴스 비교

기의 제어신호에 따라 해당되는 직렬 데이터를 복조 데이터로 선택 출력하는 것을 특징으로 한다.

<33> 상기 이진직교 복조부는, 수신되는 이진직교 변조 데이터를 이진직교 복조기가 복조하고, 상기 이진직교 복조기의 출력 데이터에서 패리티 비트 제거기가 패리티 비트를 제거하며, 상기 에러 검출부의 출력신호에 따라 상기 패리티 비트 제거기의 출력 데이터를 복수의 스위치가 스위칭하며, 상기 에러 검출부가 에러를 검출하지 않을 경우에 상기 복수의 스위치에서 스위칭된 데이터를 병렬/직렬 변환기가 입력받아 직렬 복조 데이터로 변환하는 것을 특징으로 한다.

<34> 상기 에러 검출부는, 상기 이진직교 복조기의 복수 군의 출력 데이터를 제 1 내지 제 3 패리티 검사기가 각기 입력받아 패리티를 검사 및 에러 발생을 판단하여 상기 복수의 스위치를 각기 제어하고, 상기 제 1 내지 제 3 패리티 검사기의 출력신호를 오아 게이트가 논리합하여 에러 판단신호를 발생하는 것을 특징으로 한다.

<35> 상기 에러비트 부호 변환부는, 상기 복수의 스위치를 통해 에러가 발생된 군의 데이터를 제 1 내지 제 3 비트부호 변환기가 각기 입력받아 부호를 변환하고, 상기 제 1 내지 제 3 비트부호 변환기의 출력 데이터와 상기 복수의 스위치에서 스위칭된 에러가 발생하지 않은 데이터를 복수의 오아 게이트가 각기 논리합하며, 상기 복수의 오아 게이트의 출력 데이터를 병렬/직렬 변환기가 직렬 데이터로 변환하는 것을 특징으로 한다.

【발명의 구성 및 작용】

<36> 이하, 첨부된 도면을 참조하여 본 발명의 정 진폭 이진직교 변조 및 복조장치를 상세히 설명한다.

- <37> 도 1은 본 발명의 변조장치 및 복조장치가 적용되는 통신 시스템의 송수신부의 구성을 보인 블록도이다. 여기서, 부호 100은 송신부이고, 부호 150은 수신부이다.
- <38> 상기 송신부(100)는, 기저대역부(110) 및 고주파부(120)로 이루어진다.
- <39> 상기 기저대역부(110)는, 소정의 전송률 K/16Mbps, 2K/16Mbps, 3K/16Mbps, 6K/16Mbps, 9K/16Mbps 또는 18K/16Mbps를 가지는 전송할 입력데이터가 신호 분리기(101)로 입력된다.
- <40> 여기서, 상기 K는 통과대역 요구 채널의 대역폭으로서 다음의 수학적 식 1로 표현될 수 있다.
- <41> 【수학적 식 1】 $K = A / (1 + a)$
- <42> 여기서, A는 통과대역에서의 최소요구 대역폭이고, a는 필터 감쇄상수이다.
- <43> 상기 신호 분리기(101)로 입력된 데이터는 그 신호 분리기(101)에서 동위상 성분과 직교위상 성분으로 분리된다.
- <44> 상기 신호 분리기(101)에서 분리된 동위상 성분 및 직교위상 성분은 정 진폭 이진 직교 변조장치(103)(103a)에서 각기 다중 부호로 변조되어 정 진폭을 갖는 데이터로 변환되고, 유사잡음 스크램블러(105)(105a)에서 비화 효과, 간섭 제거 효과 및 페이딩 채널에서의 성능 열화에 대한 대응 효과를 얻을 수 있도록 스크램블링되어 출력된다.
- <45> 상기 기저대역부(100)의 유사잡음 스크램블러(105)(105a)에서 각기 출력되는 데이터들은 고주파부(120)의 곱셈기(121)(121a)에서 소정 주파수의 반송파 신호 즉, $\cos(2\pi fct)$ 및 $\sin(2\pi fct)$ (여기서, fc는 반송파 신호의 주파수임)가 각기 곱셈되어 반송파 신호로 변조되고, 여파기(123)(123a)에서 각기 필터링된 후 합산기(125)에서 합산

되어 최종적으로 BPSK(Binary Phase Shift Keying) 데이터 또는 QPSK(Quadrature Phase Shift Keying) 데이터가 형성되며, 그 BPSK 데이터 또는 QPSK 데이터는 전력 증폭기(127)를 통해 전력 증폭되고, 안테나(ANT)를 통해 송신된다.

<46> 그리고 상기 수신부(150)는, 상기 안테나(ANT)를 통해 수신되는 신호를 증폭기(151)가 증폭하고, 여파기(152)가 필터링하여 소정 주파수의 데이터가 검출된다.

<47> 상기 여파기(152)의 출력신호는 곱셈기(153)(153a)에서 소정 주파수의 반송파 신호 즉, $\cos(2\pi fct)$ 및 $\sin(2\pi fct)$ (여기서, fc 는 반송파 신호의 주파수임)가 각기 곱셈되어 반송파 신호가 제거되고 동위상 성분 및 직교위상 성분이 각기 검출되며, 그 검출된 동위상 성분 및 직교위상 성분의 신호는 유사잡음 디스크램블러(154)(154a)에서 각기 디스크램블링되어 출력된다.

<48> 상기 유사잡음 디스크램블러(154)(154a)에서 디스크램블링된 신호는 정진폭 이진직교 복조장치(155)(155a)로 입력되어 각기 복조되고, 복조된 동위상 성분 및 직교위상 성분의 신호는 신호 합성기(156)에서 합성되어 출력된다.

<49> 이러한 통신 시스템의 송수신부에 있어서, BPSK를 이용할 경우에는 송신부(100)는, 병렬 구성된 이진직교 변조장치(103), 유사잡음 스크램블러(105), 곱셈기(121) 및 여파기(123)와 이진직교 변조장치(103a), 유사잡음 스크램블러(105a), 곱셈기(121a) 및 여파기(123a)들 중에서 어느 하나만을 사용하고, 수신부(150)는, 병렬 구성된 곱셈기(153), 유사잡음 디스크램블러(154) 및 정진폭 이진직교 복조장치(155)와, 곱셈기(153a), 유사잡음 디스크램블러(154a) 및 정진폭 이진직교 복조장치(155a)들 중에서 어느 하나만을 사용하고, QPSK를 이용할 경우에는 두 가지를 모두 사용한다. 그리고 상기 고주파부(120)가 전송하는 데이터의 데이터율은 본 발명에 따른 정진폭 이진직교 변조장치

(103)(103a)에 의하여 BPSK를 이용할 경우에 K/16, 3K/16, 9K/16 Mbps의 가변 데이터 율을 제공하고, QPSK를 이용할 경우에는 2K/16, 6K/16, 18K/16 Mbps의 가변 데이터 율을 제공하며, 이를 본 발명의 이진직교 복조장치(155)(155a)로 복조하여 원래의 데이터로 변환한다.

<50> 이는 최대 스펙트럼 효율이 9/8임을 의미한다. 즉 스펙트럼이 효율적이며, 대량의 데이터를 전송할 수 있다. 또한 전송채널의 환경에 따라 다양한 전송률을 제공할 수 있으며, 전송률에 따라 신뢰성 있는 정 진폭 직교 변조 및 복조를 수행함으로써 간섭에 강인성을 유지할 수 있다.

<51> 또한 다양한 전송률에 대하여 모두 동일한 구조의 수신기를 사용할 수 있고, 사용되는 전력 증폭기(127) 및 증폭기(151)의 선형 동작영역은 본 발명의 정 진폭 이진직교 변조장치(104)(104a) 및 복조장치(155)(155a)의 정 진폭 특성에 의해서 그 선형 요구 조건이 매우 완화되고, 이로 인하여 전력 증폭기(158) 및 증폭기(151)의 제조비용 및 소비 전력을 최소화 할 수 있게 된다.

<52> 도 2는 도 1의 정 진폭 이진직교 변조장치(103)(103a)의 상세 구성을 보인 블록도이다. 이에 도시된 바와 같이 상기 도 1의 신호 분리기(102)에서 분리된 동 위상 성분 또는 직교위상 성분의 직렬 데이터를 데이터 율 제어신호에 따라 하나의 데이터 비트(b_1), 1개 군의 데이터 비트($b_0 \sim b_2$) 또는 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)로 변환하는 직렬/병렬 변환기(200)와, 상기 직렬/병렬 변환기(200)에서 변환한 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)들을 각기 조합하여 복수의 패리티 비트(r_0), (r_1), (r_2)를 발생하는 정 진폭 부호기(210)와, 복수 비트의 값이 각기 상이한 복수 군의 직교코드(c

$c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$), ($c_{12} \sim c_{15}$)를 발생하는 직교코드 발생기(220)와, 상기 직렬/병렬 변환기(200)에서 변환한 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$) 및 복수의 패리티 비트($r_0 \sim r_2$)에 따라 각기 상기 직교코드 발생기(220)의 복수 군의 직교코드($c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$), ($c_{12} \sim c_{15}$)들에서 각기 하나의 직교코드를 선택하고 부호를 조절하는 복수의 이진직교 변조부(230, 240, 250, 260)와, 상기 복수의 이진직교 변조부(230, 240, 250, 260)가 출력하는 직교코드들을 병렬로 합산하여 정 진폭의 이진직교 변조 데이터를 발생하는 병렬 합산기(270)로 구성된다.

<53> 상기 복수의 이진직교 변조부(230, 240, 250, 260)들 각각은, 상기 데이터 비트(b_1, b_2), (b_4, b_5), (b_7, b_8) 및 패리티 비트(r_1, r_2)에 따라 상기 복수 군의 직교코드($c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$), ($c_{12} \sim c_{15}$)들 중에서 하나를 선택하는 직교 변조기(231, 241, 251, 261)와, 상기 직교 변조기(231, 241, 251, 261)의 출력신호에 상기 데이터 비트(b_1), (b_4), (b_7) 및 패리티 비트(r_0)를 각기 곱하여 부호를 조절하고 상기 병렬 합산기(170)로 출력하는 곱셈기(233, 243, 253, 263)로 구성된다.

<54> 이러한 구성을 가지는 본 발명의 정 진폭 이진직교 변조장치의 동작을 제공하는 데이터 율에 따라 구분하여 설명한다.

<55> 1. K/16Mbps 및 2K/16Mbps의 데이터 율을 제공하는 경우

<56> BPSK로 K/16Mbps 및 QPSK로 2K/16Mbps의 데이터 율을 제공할 경우에 병렬화 된 열이 동위상 축과 직교위상 축에 대하여 오직 하나의 비트씩 제공된다. 즉, 직렬/병렬 변환기(200)는 입력되는 동위상 또는 직교위상의 직렬 데이터를 데이터 비트(b_1)로 변환하

여 출력하고, 그 출력한 데이터 비트(b_1)는 이진직교 변조부(230)의 직교 변조기(231)로 입력되며, 데이터 비트($b_0, b_2 \sim b_8$)는 출력하지 않는다.

<57> 상기 직교 변조기(231)는 예를 들면, 멀티플렉서로 구성되어 데이터 비트(b_1, b_2)에 따라 직교코드($c_0 \sim c_3$)를 선택한다. 그러므로 K/16Mbps 및 2K/16Mbps의 데이터 율을 제공할 경우에 상기한 바와 같이 직렬/병렬 변환기(200)가 데이터 비트(b_1)만을 출력하여 직교 변조기(231)는 입력되는 직교코드($c_0 \sim c_3$)들 중에서 데이터 비트(b_1)에 따라 직교코드(c_0) 또는 직교코드(c_2)를 선택하고, 그 선택한 직교코드(c_0) 또는 직교코드(c_2)는 곱셈기(233) 및 병렬 합산기(270)를 순차적으로 통과하여 정 진폭의 이진직교 데이터로 출력된다.

<58> 즉, K/16Mbps 및 2K/16Mbps의 데이터 율을 제공할 경우에 이진직교 변조부(230)만을 사용하고, 다른 이진직교 변조부(240, 250, 260)와 정 진폭 부호기(210)는 사용하지 않는 것으로서 직렬/병렬 변환기(200)가 출력하는 데이터 비트에 따라 병렬 합산기(270)에서 출력되는 정 진폭의 이진직교 변조 데이터를 도표로 나타내면 표 1과 같다.

<59> 【표 1】

| b_0 | b_1 | b_2 | 정 진폭의 이진직교 변조데이터 |
|-------|-------|-------|------------------|
| X | 0 | X | c_0 |
| X | 1 | X | c_1 |

<60> 2. 3K/16Mbps 및 6K/16Mbps의 데이터 율을 제공하는 경우

<61> BPSK로 3K/16Mbps 및 QPSK로 6K/16Mbps의 데이터 율을 제공할 경우에 병렬화된 열이 동위상 축과 직교위상 축에 대하여 세 개씩 전송된다. 즉, 직렬/병렬 변환기(200)는

입력되는 동위상 또는 직교위상의 직렬 데이터를 데이터 비트($b_0 \sim b_2$)로 변환하여 출력하고, 데이터 비트($b_3 \sim b_8$)는 출력하지 않는다.

<62> 상기 직렬/병렬 변환기(200)에서 출력된 데이터 비트(b_1, b_2)는 이진직교 변조부(230)의 직교 변조기(231)로 입력되어 직교코드($c_0 \sim c_3$)들 중에서 하나를 선택하고, 그 선택한 직교코드(c_0), (c_1), (c_2) 또는 (c_3)는 곱셈기(233)에 입력되어 데이터 비트(b_0)와 곱셈 및 부호가 조절된 후 병렬 합산기(212)를 통해 정 진폭의 이진직교 데이터로 출력된다.

<63> 상기 BPSK로 3K/16Mbps 및 QPSK로 6K/16Mbps의 데이터 율을 제공할 경우에도 상기 K/16Mbps 및 2K/16Mbps의 데이터 율을 제공할 경우와 마찬가지로 이진직교 변조부(230)만을 사용하고, 다른 이진직교 변조부(240, 250, 260)와 정 진폭 부호기(210)는 사용하지 않는 것으로서 직렬/병렬 변환기(200)가 출력하는 데이터 비트에 따라 병렬 합산기(270)에서 출력되는 정 진폭의 이진직교 변조 데이터를 도표로 나타내면 표 2와 같다.

<64> 【표 2】

| b_0 | b_1 | b_2 | 정 진폭 이진직교 변조데이터 |
|-------|-------|-------|-----------------|
| 0 | 0 | 0 | $-c_0$ |
| 0 | 0 | 1 | $-c_1$ |
| 0 | 1 | 0 | $-c_2$ |
| 0 | 1 | 1 | $-c_3$ |
| 1 | 0 | 0 | c_0 |
| 1 | 0 | 1 | c_1 |
| 1 | 1 | 0 | c_2 |
| 1 | 1 | 1 | c_3 |

<65> 3. 9K/16Mbps 및 18K/16Mbps의 데이터 율을 제공하는 경우

- <66> BPSK로 9K/16Mbps 및 QPSK로 18K/16Mbps의 데이터 율을 제공할 경우에 병렬화된 열이 동위상 축과 직교위상 축에 대해 아홉 개씩 전송된다. 즉, 직렬/병렬 변환기(200)는 입력되는 동위상 또는 직교위상의 직렬 데이터를 데이터 비트($b_0 \sim b_8$)로 변환하여 출력한다.
- <67> 상기 직렬/병렬 변환기(200)에서 출력되는 데이터 비트($b_0 \sim b_8$)들은 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)로 구분되고, 구분된 각 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)들은 이진직교 변조부(230), (240), (250)로 각기 입력된다. 상기 직교 변조기(231), (241), (251)는 입력되는 데이터 비트(b_1, b_2), (b_4, b_5), (b_7, b_8)에 따라 복수 군의 직교코드($c_0 \sim c_3$), ($c_4 \sim c_7$), ($c_8 \sim c_{11}$)들에서 하나의 직교코드를 각기 선택하고, 직교 변조기(231), (241), (251)가 각기 선택한 직교코드들은 곱셈기(231), (241), (251)에서 각기 데이터 비트(b_0), (b_3), (b_6)가 곱셈되어 부호가 조절 즉, 이진 직교코드로 변환된 후 병렬 합산기(270)에서 합산된다.
- <68> 이와 같이 이진직교 변조부(230), (240), (250)에서 출력되는 데이터들을 병렬 합산기(270)가 합산할 경우에 그 합산한 데이터의 진폭은 정 진폭으로 유지되지 않는다.
- <69> 그러므로 본 발명에서는 병렬 합산기(270)에서 출력되는 이진직교 변조 데이터의 진폭이 정 진폭을 유지할 수 있도록 하기 위하여 상기 직렬/병렬 변환기(200)에서 출력되는 복수 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)들을 정 진폭 부호기(210)가 입력받아 다음의 수학적 2 내지 수학적 4와 같이 각 군의 데이터 비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)들을 각기 조합하고 그 조합한 데이터를 패리티 비트(r_0), (r_1), (r_2)로 발생한다.

<70> 【수학식 2】 $r_0 = \overline{b_0 \oplus b_3 \oplus b_6}$

<71> 【수학식 3】 $r_1 = b_1 \oplus b_4 \oplus b_7$

<72> 【수학식 4】 $r_2 = b_2 \oplus b_5 \oplus b_8$

<73> 여기서, \oplus 는 배타적 논리합을 의미한다.

<74> 상기 발생한 패리티 비트(r_1, r_2)는 이진직교 변조부(260)의 직교 변조기(261)로 입력되어 하나의 군의 직교코드($c_{12} \sim c_{15}$)들 중에서 하나를 선택하고, 선택한 직교코드는 곱셈기(263)에서 정 진폭의 부호인 패리티 비트(r_0)가 곱셈되어 이진직교 변조되며, 이진직교 변조부(260)에서 이진직교 변조된 데이터는 병렬 합산기(270)에서 상기 이진직교 변조부(230)(240)(250)의 이진직교 변조된 데이터와 합산되어 병렬 합산기(270)가 정 진폭의 이진직교 변조된 데이터를 출력하게 된다.

<75> 그러므로 확산비가 16일 경우에 정 진폭을 갖는 이진직교 변조 데이터를 얻게 되고, BPSK를 사용할 경우와 QPSK를 사용할 경우에 총 스펙트럼 효율은 각각 9/16과 18/16이 되며, 따라서 9K/16Mbps 및 18K/16Mbps의 데이터 율을 얻을 수 있다.

<76> 도 3은 도 1의 정 진폭 이진직교 복조장치(155)(155a)의 구성을 보인 블록도이다. 이에 도시된 바와 같이 수신되는 정 진폭의 이진직교 변조 데이터를 복조하고 패리티 비트를 제거한 후 직렬 데이터를 생성하는 이진직교 복조부(300)와, 상기 이진직교 복조부(300)가 복조한 데이터를 복수의 군으로 구분하여 에러 발생을 검출하고 에러가 발생되지 않았을 경우에 상기 이진직교 복조부(300)의 직렬 데이터가 복조 데이터로 출력되게 하는 에러 검출부(310)와, 상기 에러 검출부(210)가 에러를 검출할 경우에 에러가 발생한 군의 데이터의 비트 부호를 순차적으로 변환하면서 에러가 발생하지 않은 군

의 데이터와 함께 직렬 데이터로 변환하는 에러비트 부호 변환부(320)와, 상기 에러비트 부호 변환부(320)의 출력 데이터를 정 진폭 이진직교 변조하는 정 진폭 이진직교 변조 장치(330)와, 상기 수신되는 이진직교 변조 데이터와 상기 정 진폭 이진직교 변조장치(330)의 정 진폭 이진직교 변조 데이터를 각 비트별로 디스턴스(distance)를 비교하는 디스턴스 비교기(340)와, 상기 에러비트 부호변환부(330)에서 출력되는 복수의 직렬 데이터를 저장하고 상기 디스턴스 비교기(340)의 제어신호에 따라 해당되는 직렬 데이터를 복조 데이터로 선택 출력하는 버퍼(350)로 구성된다.

<77> 상기 이진직교 복조부(300)는, 수신되는 이진직교 변조 데이터를 복조하는 이진직교 복조기(301)와, 상기 이진직교 복조기(301)의 출력 데이터(b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)에서 패리티 비트(r_0, r_1, r_2)를 제거하는 패리티 비트 제거기(302)와, 상기 에러 검출부(310)의 출력신호에 따라 상기 패리티 비트(r_0, r_1, r_2)가 제거된 데이터(b_0, b_3, b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)를 스위칭하는 복수의 스위치(303, 304, 305)와, 상기 에러 검출부(310)가 에러를 검출하지 않을 경우에 상기 복수의 스위치(303~305)를 통해 데이터(b_0, b_3, b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)를 입력받아 직렬 복조 데이터로 변환하는 병렬/직렬 변환기(307)로 구성된다.

<78> 상기 에러 검출부(310)는, 상기 이진직교 복조기(301)의 출력 데이터(b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)를 각기 입력받아 패리티를 검사 및 에러 발생을 판단하여 상기 복수의 스위치(303~305)를 각기 제어하는 제 1 내지 제 3 패리티 검사기(311~313)와, 상기 제 1 내지 제 3 패리티 검사기(311~313)의 출력신호를 논리합하여 에러 판단신호를 발생하는 오아 게이트(314)로 구성된다.

- <79> 상기 에러비트 부호 변환부(320)는, 상기 복수의 스위치(303~305)를 통해 에러가 발생된 데이터(b_0, b_3, b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)를 각기 입력받아 부호를 변환하는 제 1 내지 제 3 비트부호 변환기(321~323)와, 상기 제 1 내지 제 3 비트부호 변환기(321~323)의 출력 데이터와 상기 복수의 스위치(303~305)에서 스위칭된 에러가 발생하지 않은 데이터(b_0, b_3, b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)를 논리합하는 복수의 오아 게이트(324~326)와, 상기 복수의 오아 게이트(324~326)의 출력 데이터를 직렬 데이터로 변환하는 병렬/직렬 변환기(327)로 구성된다.
- <80> 이와 같이 구성된 본 발명의 복조장치는 수신되는 정 진폭의 이진직교 변조 데이터가 이진직교 복조부(300)의 이진직교 복조기(301)에서 복조되어 복조 데이터(b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)가 출력되고, 그 출력된 복조 데이터(b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)는 패리티 비트 제거기(302)로 입력되어 패리티 비트(r_0, r_1, r_2)가 제거되고, 복조 데이터(b_0, b_3, b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)만 남게 된다.
- <81> 그리고 상기 이진직교 복조기(301)의 복조 데이터(b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)가 복수의 군으로 구분되어 제 1 내지 제 3 패리티 검사기(311~313)로 입력되는 것으로 제 1 내지 제 3 패리티 검사기(311~313)는 각 군의 복조 데이터(b_0, b_3, b_6, r_0), (b_1, b_4, b_7, r_1), (b_2, b_5, b_8, r_2)의 패리티를 검사하여 에러 발생여부를 판단하고, 판단신호를 출력하여 이진직교 복조부(300)의 복수의 스위치(303~305)에 인가됨과 아울러 오아 게이트(314)에서 논리합되어 출력된다.
- <82> 여기서, 제 1 내지 제 3 패리티 검사기(311~313)가 모두 에러가 발생되지 않았음을 판단하여 저전위를 출력한다고 가정할 경우에 상기 복수의 스위치(303~305)의 가동

단자가 고정단자($SB_1 \sim SB_3$)에 접속되고, 또한 오아 게이트(314)가 저전위를 출력하여 병렬/직렬 변환기(306)가 인에이블 및 정상으로 동작되며, 디스텐스 비교기(340)는 디스에이블되어 동작하지 않게 한다.

<83> 그러면, 상기 패리티 비트 제거기(302)에서 출력되는 복조 데이터(b_0, b_3, b_6), (b_1, b_4, b_7), (b_2, b_5, b_8)가 복수의 스위치(303~305)를 통해 병렬/직렬 변환기(306)로 입력되어 직렬 데이터로 변환되고, 그 변환된 직렬 데이터가 복조 데이터로 출력된다.

<84> 그리고 상기 제 1 내지 제 3 패리티 검사기(311~313)들 중에서 어느 하나라도 에러가 발생되었음을 판단하여 고전위를 출력할 경우에 상기와는 반대로 오아 게이트(314)가 고전위를 출력하게 되므로 병렬/직렬 변환기(306)가 디스에이블되어 동작하지 않고, 디스텐스 비교기(340)는 인에이블되어 정상으로 동작하게 된다.

<85> 여기서, 제 1 패리티 검사기(311)가 에러 발생을 검출하여 고전위를 출력하고, 제 2 및 제 3 패리티 검사기(312, 313)는 에러 발생을 검출하지 못하여 저전위를 출력한다고 가정하면, 제 1 패리티 검사기(311)의 고전위에 의해 상기 스위치(303)의 가동단자가 고전단자(SA_1)에 접속되므로 상기 패리티 비트 제거기(302)에서 출력되는 복조 데이터(b_0, b_3, b_6)가 제 1 비트부호 변환기(321)로 입력되어 복조 데이터(b_0, b_3, b_6)가 각 비트별로 부호가 순차적으로 반전된 후 오아 게이트(324)를 통해 병렬/직렬 변환기(327)로 입력된다. 예를 들면, 복조 데이터(b_0), (b_3), (b_6)의 부호가 각기 하나씩 반전되고, 다음에는 복조 데이터(b_0), (b_3), (b_6)의 부호가 각기 두 개씩 반전되며, 마지막으로 복조 데이터(b_0), (b_3), (b_6)의 부호가 모두 반전되면서 순차적으로 출력되어 병렬/직렬 변환기(327)로 입력된다.

- <86> 그리고 제 2 및 제 3 패리티 검사기(312, 313)의 출력신호에 따라, 상기 패리티 비트 제거기(302)에서 출력되는 복조 데이터(b_1, b_4, b_7), (b_2, b_5, b_8)는 스위치(304), (305) 및 오아 게이트(325), (326)를 각기 통해 병렬/직렬 변환기(327)로 입력된다.
- <87> 그러면, 병렬/직렬 변환기(327)는 상기 복조 데이터(b_1, b_4, b_7), (b_2, b_5, b_8)와 상기 제 1 비트부호 변환기(321)가 부호를 변환하면서 출력하는 복수의 복조 데이터(b_0, b_3, b_6)들을 함께 순차적으로 직렬 데이터로 변환하고, 그 변환한 복수의 직렬 데이터는 정 진폭 이진직교 변조장치(330)로 입력됨과 아울러 버퍼(350)에 입력되어 저장된다.
- <88> 여기서, 상기 정 진폭 이진직교 변조장치(330)는 상기한 도 2와 동일하게 구성되어 상기 병렬/직렬 변환기(327)로부터 입력되는 복수의 직렬 데이터를 정 진폭 이진직교 변조하고, 그 정 진폭 이진직교 변조장치(330)에서 변조된 복수의 변조 데이터와 상기 수신되는 이진직교 변조 데이터가 디스턴스 비교기(340)로 입력된다.
- <89> 그러면, 디스턴스 비교기(340)는 정 진폭 이진직교 변조장치(330)의 복수의 변조 데이터와 상기 수신되는 이진직교 변조 데이터의 각 비트별로 디스턴스를 계산하고, 합산하여 합산 디스턴스를 판단한다. 즉, 디스턴스 비교기(340)는 수신되는 이진직교 변조 데이터와 정 진폭 이진직교 변조장치(330)의 복수의 변조 데이터의 각각의 비트의 값을 비교하여 차이 값을 검출하고, 검출한 차이 값을 합산하며, 그 합산한 값이 가장 작은 정 진폭 이진직교 변조장치(330)의 변조 데이터를 판단 및 버퍼(350)를 제어하여 그 변조 데이터에 해당되는 상기 병렬/직렬 변환기(327)의 출력 데이터를 복조 데이터로 선택하여 출력하게 한다.

<90> 한편, 상기에서는 본 발명을 특정의 바람직한 실시 예에 관련하여 도시하고 설명하였지만, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있다.

【발명의 효과】

<91> 이상에서 설명한 바와 같이 본 발명의 변조장치는 전송할 소정의 데이터들을 정 진폭의 이진직교 변조하는 것으로서 정 진폭을 가지므로 통신 시스템에 적용할 경우에 통신시스템의 소비전력을 줄일 수 있고, 전력 증폭기의 선형 동작영역이 좁아도 되어 저렴하게 제조할 수 있으며, 간섭의 강인성을 확보하며, 대용량의 전송률과 가변 전송률로 소정의 데이터를 전송할 수 있다.

<92> 또한 본 발명의 복조장치는 데이터를 변조할 경우에 추가한 패리티 비트를 이용하여 에러를 정정하면서 복조하므로 변조 데이터를 에러가 발생됨이 없이 정확하게 복조할 수 있다.

【특허청구범위】

【청구항 1】

입력되는 직렬 데이터를 데이터 윌 제어신호에 따라 하나의 데이터 비트, 하나의 군의 데이터 비트 또는 복수 군의 데이터 비트로 변환하는 직렬/병렬 변환기;

상기 직렬/병렬 변환기가 변환한 복수 군의 데이터 비트를 각기 조합하여 각각의 군의 패리티 비트를 발생하는 정 진폭 부호기;

서로 상이한 복수 군의 직교코드를 발생하는 직교코드 발생기;

상기 복수 군의 데이터 비트와 각 군의 패리티 비트에 따라 각기 상기 복수 군의 직교코드들 중에서 각기 하나의 직교코드를 선택하고 부호를 조절하여 이진직교 변조하는 복수의 이진직교 변조부; 및

상기 복수의 이진직교 변조부의 출력신호를 병렬로 합산하는 병렬 합산기로 구성된 정 진폭 이진직교 변조장치.

【청구항 2】

제 1 항에 있어서, 상기 복수의 이진직교 변조부들 각각은;

상기 각 군의 데이터 비트들과 복수의 패리티 비트들 중에서 하나의 비트를 부호 비트로 하고 나머지 비트들로 상기 복수 군의 직교코드들 중에서 각기 하나를 선택하는 직교 변조기; 및

상기 직교 변조기의 출력신호에 상기 하나의 부호 비트를 각기 곱하여 부호를 조절하고 상기 병렬 합산기로 출력하는 곱셈기로 구성됨을 특징으로 하는 정 진폭 이진직교 변조장치.

【청구항 3】

제 2 항에 있어서, 상기 직교 변조기는;

멀티플렉서인 것을 특징으로 하는 정 진폭 이진직교 변조장치.

【청구항 4】

제 1 항에 있어서, 상기 정 진폭 부호기는;

다음의 수학적식 2 내지 수학적식 4에 따라 각 군의 데이터

비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)를 논리 조합하여 패리티 비트(r_0), (r_1), (r_2)를 생성하는 것을 특징으로 하는 정 진폭 이진직교 변조장치.

수학적식 2

$$r_0 = \overline{b_0 \oplus b_3 \oplus b_6}$$

수학적식 3

$$r_1 = b_1 \oplus b_4 \oplus b_7$$

수학적식 4

$$r_2 = b_2 \oplus b_5 \oplus b_8$$

여기서, \oplus 는 배타적 논리합을 나타낸다.

【청구항 5】

수신되는 정 진폭의 이진직교 변조 데이터를 복조하고 패리티 비트를 제거한 후 직렬 데이터를 생성하는 이진직교 복조부;

상기 이진직교 복조부가 복조한 데이터를 복수의 군으로 구분하여 에러 발생을 검출하고 에러가 발생되지 않았을 경우에 상기 이진직교 복조부의 직렬 데이터가 복조 데이터로 출력되게 하는 에러 검출부;

상기 에러 검출부가 에러를 검출할 경우에 에러가 발생한 군의 데이터의 비트 부호를 순차적으로 변환하면서 에러가 발생하지 않은 군의 데이터와 함께 직렬 데이터로 변환하는 에러비트 부호 변환부;

상기 에러비트 부호 변환부의 출력 데이터를 정 진폭 이진직교 변조하는 정 진폭 이진직교 변조장치;

상기 수신되는 이진직교 변조 데이터와 상기 정 진폭 이진직교 변조장치의 정 진폭 이진직교 변조 데이터를 각 비트별로 디스턴스를 비교하는 디스턴스 비교기; 및

상기 에러비트 부호변환부에서 출력되는 복수의 직렬 데이터를 저장하고 상기 디스턴스 비교기의 제어신호에 따라 해당되는 직렬 데이터를 복조 데이터로 선택 출력하는 버퍼로 구성된 정 진폭 이진직교 복조장치.

【청구항 6】

제 5 항에 있어서, 상기 이진직교 복조부는;

수신되는 이진직교 변조 데이터를 복조하는 이진직교 복조기;

상기 이진직교 복조기의 출력 데이터에서 패리티 비트를 제거하는 패리티 비트 제거기;

상기 에러 검출부의 출력신호에 따라 상기 패리티 비트 제거기의 출력 데이터를 스위칭하는 복수의 스위치; 및

상기 에러 검출부가 에러를 검출하지 않을 경우에 상기 복수의 스위치에서 스위칭된 데이터를 입력받아 직렬 복조 데이터로 변환하는 병렬/직렬 변환기로 구성됨을 특징으로 하는 정 진폭 이진직교 복조장치.

【청구항 7】

제 5 항에 있어서, 상기 에러 검출부는;

상기 이진직교 복조기의 복수 군의 출력 데이터를 각기 입력받아 패리티를 검사 및 에러 발생을 판단하여 상기 복수의 스위치를 각기 제어하는 제 1 내지 제 3 패리티 검사기; 및

상기 제 1 내지 제 3 패리티 검사기의 출력신호를 논리합하여 에러 판단신호를 발생하는 오아 게이트로 구성됨을 특징으로 하는 정 진폭 이진직교 복조장치.

【청구항 8】

제 5 항에 있어서, 상기 에러비트 부호 변환부는;

상기 복수의 스위치를 통해 에러가 발생된 군의 데이터를 각기 입력받아 부호를 변환하는 제 1 내지 제 3 비트부호 변환기;

상기 제 1 내지 제 3 비트부호 변환기의 출력 데이터와 상기 복수의 스위치에서 스위칭된 에러가 발생하지 않은 데이터를 논리합하는 복수의 오아 게이트; 및

상기 복수의 오아 게이트의 출력 데이터를 직렬 데이터로 변환하는 병렬/직렬 변환기로 구성됨을 특징으로 하는 정 진폭 이진직교 복조장치.

【청구항 9】

제 5 항에 있어서, 상기 정 진폭 이진직교 변조장치는;

상기 에러비트 부호 변환부의 출력 데이터를 데이터 윌 제어신호에 따라 복수 군의 데이터 비트로 변환하는 직렬/병렬 변환기;

상기 직렬/병렬 변환기가 변환한 복수 군의 데이터 비트를 각기 조합하여 각각의 군의 패리티 비트를 발생하는 정 진폭 부호기;

서로 상이한 복수 군의 직교코드를 발생하는 직교코드 발생기;

상기 복수 군의 데이터 비트와 각 군의 패리티 비트에 따라 각기 상기 복수 군의 직교코드들 중에서 각기 하나의 직교코드를 선택하고 부호를 조절하여 이진직교 변조하는 복수의 이진직교 변조부; 및

상기 복수의 이진직교 변조부의 출력신호를 병렬로 합산하는 병렬 합산기로 구성된 정 진폭 이진직교 복조장치.

【청구항 10】

제 9 항에 있어서, 상기 복수의 이진직교 변조부들 각각은;

상기 각 군의 데이터 비트들과 복수의 패리티 비트들 중에서 하나의 비트를 부호 비트로 하고 나머지 비트들로 상기 복수 군의 직교코드들 중에서 각기 하나를 선택하는 직교 변조기; 및

상기 직교 변조기의 출력신호에 상기 하나의 부호 비트를 각기 곱하여 부호를 조절하고 상기 병렬 합산기로 출력하는 곱셈기로 구성됨을 특징으로 하는 정 진폭 이진직교 복조장치.

【청구항 11】

제 10 항에 있어서, 상기 직교 변조기는;

멀티플렉서인 것을 특징으로 하는 정 진폭 이진직교 복조장치.

【청구항 12】

제 9 항에 있어서, 상기 정 진폭 부호기는;

다음의 수학식 2 내지 수학식 4에 따라 각 군의 데이터

비트($b_0 \sim b_2$), ($b_3 \sim b_5$), ($b_6 \sim b_8$)를 논리 조합하여 패리티 비트(r_0), (r_1), (r_2)를 생성하는 것을 특징으로 하는 정 진폭 이진직교 복조장치.

수학식 2

$$r_0 = \overline{b_0 \oplus b_3 \oplus b_6}$$

수학식 3

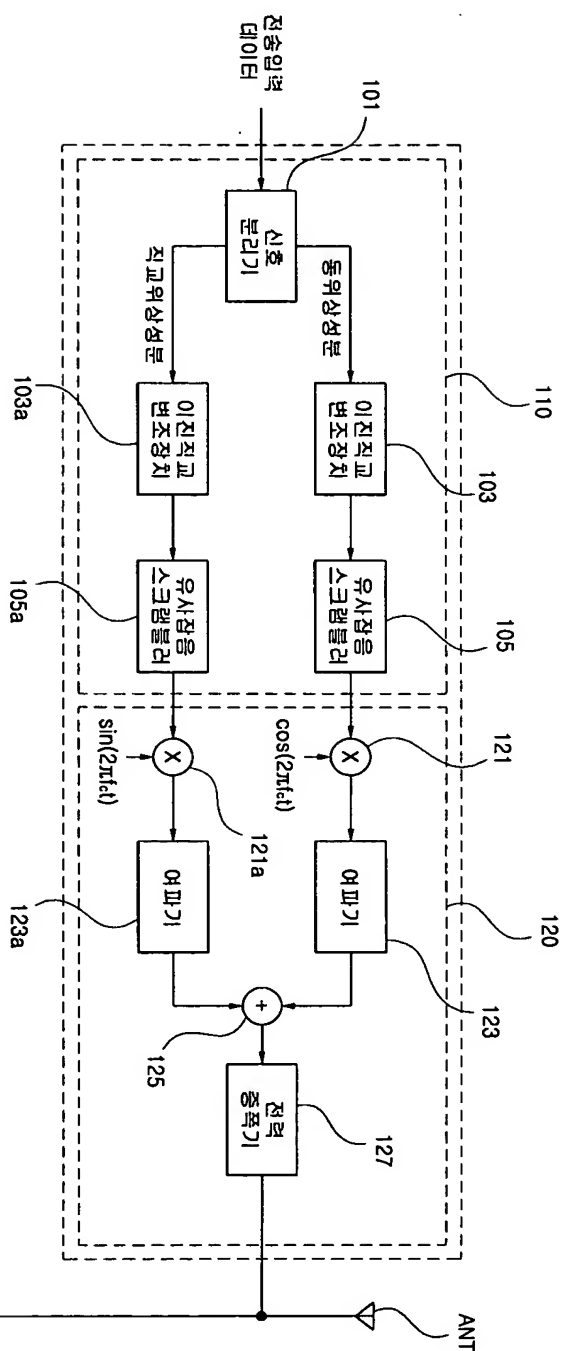
$$r_1 = b_1 \oplus b_4 \oplus b_7$$

수학식 4

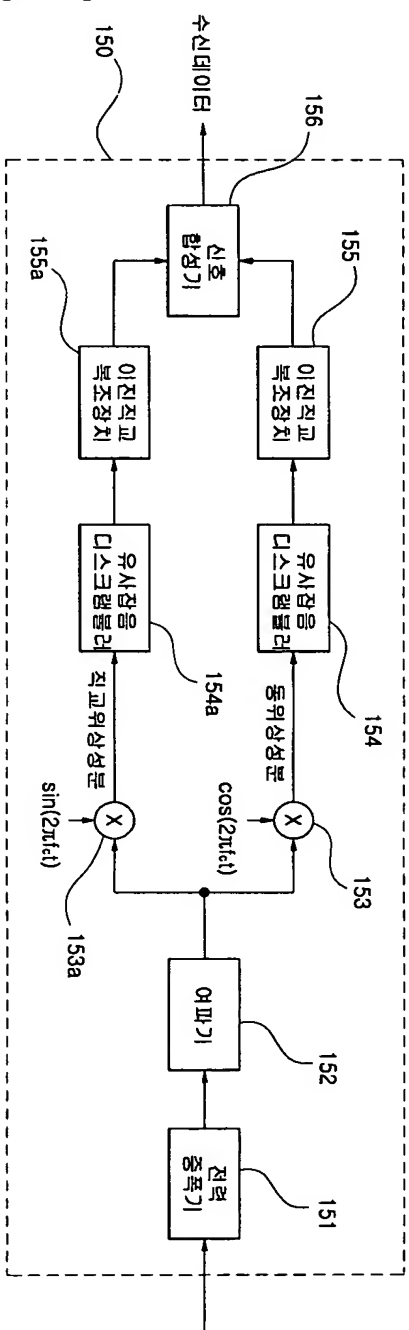
$$r_2 = b_2 \oplus b_5 \oplus b_8$$

여기서, \oplus 는 배타적 논리합을 의미한다.

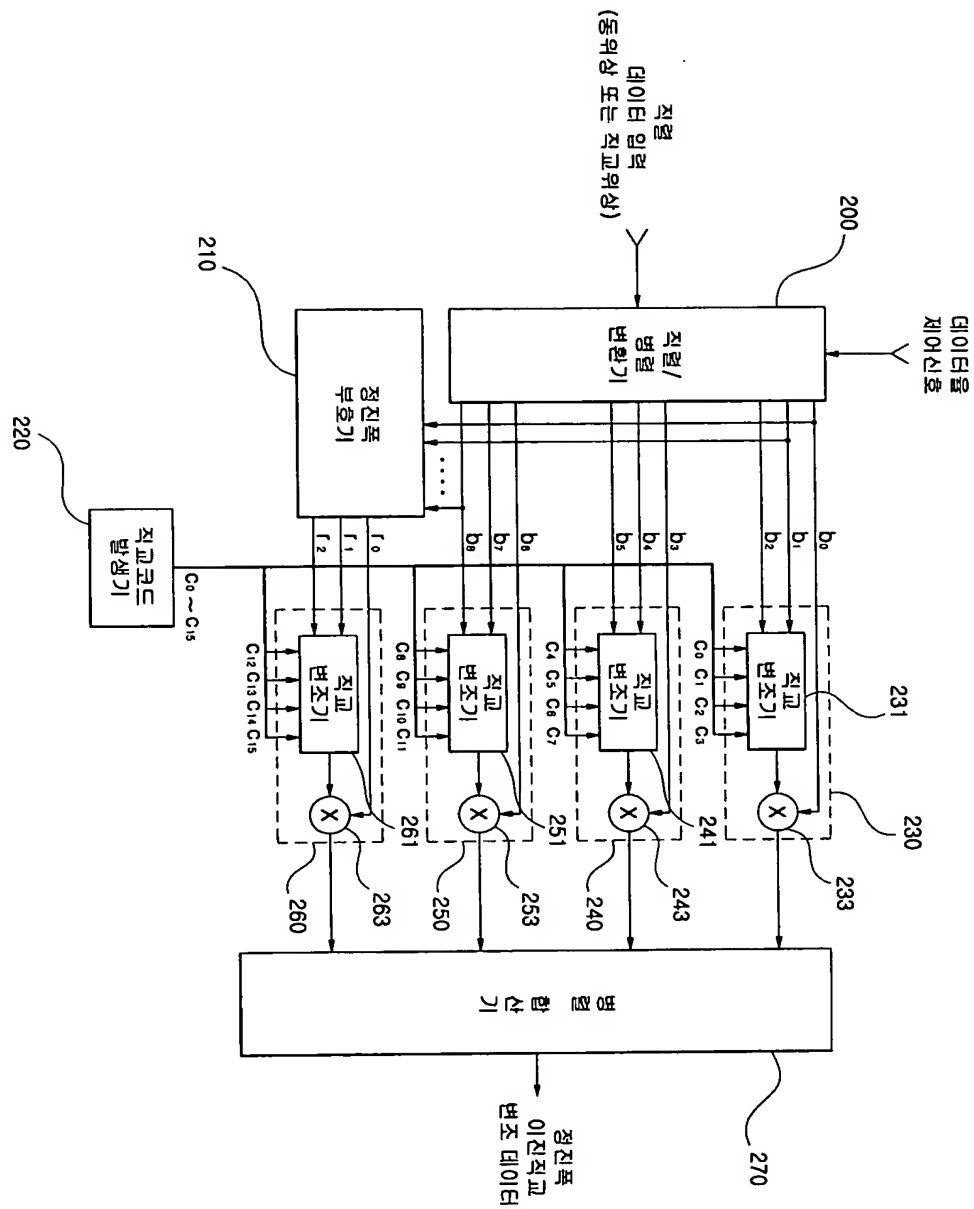
【도면】



【도 1】



【도 2】



【도 3】

